

国家プロジェクト「経済安全保障重要技術育成プログラム」に参画 半導体の偽造防止技術確立に向けて研究機関や関連企業と共同開発

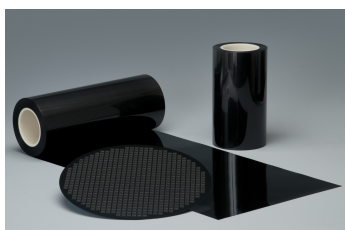
リンテックは内閣府や経済産業省などが中心となって推進する「経済安全保障重要技術育成プログラム」の一環として、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO*)が公募した「半導体・電子機器等のハードウェアにおける不正機能排除のための検証基盤の確立」プロジェクトに6月に参画。2028年の6月までを最終目標として開発に取り組みます。

*NEDO:New Energy and Industrial Technology Development Organization

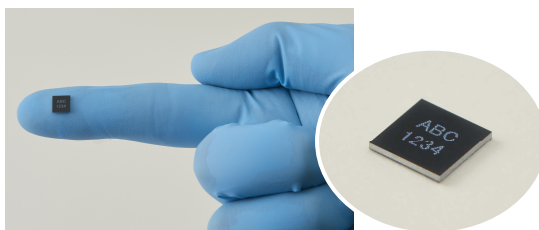
半導体チップの偽造を防止する技術を共同開発

半導体の需給バランスの崩れや用途の拡大に伴い、偽造半導体問題が深刻化しています。偽造品はセキュリティ上、重大なリスクをもたらすだけでなく、国の経済安全保障にも関わるため、世界的にも重要な課題となっています。このような背景の中、当社では内閣府や経済産業省、その他の関係府省が中心となって推進する「経済安全保障重要技術育成プログラム」の一環として、「NEDO」が公募した研究開発事業「ハイブリッドクラウド利用基盤技術の開発」に参画することにしました。

本事業では、半導体の設計から組み込みまでの半導体ライフサイクル全体におけるセキュリティ要求仕様の定義や策定、標準化を目指し、検証と実証を行います。その中で当社は、独自製品の「チップ裏面保護テープ」上に複製困難な特殊インクジェット印刷などを施して、固有の特徴を持たせることで半導体チップの真正性を保証し、偽造を防止する技術について国立研究開発法人産業技術総合研究所や関連企業、国立大学と共同で開発に取り組んでいきます。



チップ裏面保護テープ



半導体チップへのインクジェット印刷(ID付与)イメージ

「チップ裏面保護テープ」に識別可能なIDを形成

半導体チップは基板に実装する際、金属ワイヤーを使ってチップ表面の回路と基板を接続しますが、フリップチップ実装ではバンパと呼ばれる突起電極を回路面に形成し、回路面を下にして直接基板と接続します。当社ではその際にチップの裏面を保護・補強する「チップ裏面保護テープ」を販売。本事業においてはチップの真正性を保証する方法の一つとして、テープに意図的にランダム性を持たせた印刷を施すことで識別可能なIDを付与する技術の開発を目指しています。

また、IDを一括で形成可能な装置を開発し、セキュリティ性と量産化を考慮したプロセスの構築も目指します。これらの技術を開発することで、経済安全保障上重要な機器・システムの信頼性が向上し、サイバーセキュリティに強靱な社会構造となることを目標にしています。

■製品・技術に関するお問い合わせ

リンテック株式会社 事業統括本部 次世代技術革新室

〒112-0002 東京都文京区小石川1-1-1 文京ガーデン ゲートタワー8F TEL.(03)3868-7737 FAX.(03)3868-7726

<https://www.lintec.co.jp/>

■リリース内容に関するお問い合わせ

リンテック株式会社 広報・IR室

〒173-0001 東京都板橋区本町23-23 TEL.(03)5248-7741 FAX.(03)5248-7754 担当:野中、上畑

本リリースに使用している写真データは、<https://www.lintec.co.jp/pub/>からダウンロードいただけます。

プログラムの概要

■「経済安全保障重要技術育成プログラム」

本プログラムは、経済安全保障推進会議および統合イノベーション戦略推進会議の下、内閣府、文部科学省および経済産業省が中心となって、府省横断的に経済安全保障上重要な先端技術の研究開発を推進します。中長期的に国が国際社会において確固たる地位を確保し続けるうえで不可欠な要素となる先端的な重要技術について、科学技術の多義性を踏まえ、民生利用のみならず公的利用につながる研究開発およびその成果の活用を推進するものです。

>>プログラムに関する詳細 内閣府ウェブサイト https://www8.cao.go.jp/cstp/anzen_anshin/kprogram.html

>>プログラムに関する詳細 「NEDO」ウェブサイト <https://www.nedo.go.jp/activities/k-program.html>

実施フロー



■当社が参画する事業・採択テーマ

○事業名:経済安全保障重要技術育成プログラム／ハイブリッドクラウド利用基盤技術の開発
／半導体・電子機器等のハードウェアにおける不正機能排除のための検証基盤の確立

○事業の目的:情報システムに用いられる半導体・電子機器などのハードウェアの不正機能を排除できる検証技術
を確立し、半導体設計時の設計データに不要な機能や、仕様で定められていない部品が混入していないかなどの
判定に必要な要素技術の特定と技術開発を行います。また、半導体の設計から組み込みまでの半導体・電子機器の
ライフサイクル全体にわたるセキュリティ要求仕様の定義や策定、標準化を目指し、検証とパイロット実証を行います。

○予算:34 億円

○期間:2023 年 6 月～2028 年 6 月(予定)

>>事業に関する詳細 「NEDO」発表ニュースリリース https://www.nedo.go.jp/news/press/AA5_101668.html

>>国立研究開発法人産業技術総合研究所 ウェブサイト <https://www.cpsec.aist.go.jp/>

開発技術の概要

■半導体の製造工程(後工程)と新規開発技術

開発プロセス案



当社では「チップ裏面保護テープ」への印刷適性の付与や半導体製造プロセスの検証などを実施します。また、製造プロセスの確立および新規装置の開発を視野に入れ、他社との協業も開始します。最終的には ID の形成やデータの読み取り・照合技術を確立し、ID に対応する個体の属性を照会・検証するシステム技術の構築を目指します。